AVIS DE SOUTENANCE

THESE DE DOCTORAT

Présentée par

Mr : ANASS SLAMTI

Spécialité : Génie électrique

Sujet de la thèse : Conception et amélioration des performances des circuits intégrés de gestion de l'alimentation en technologie CMOS basse tension

Formation Doctorale : Sciences de l'ingénieur Sciences Physiques, Mathématiques et Informatique.

Thèse présentée et soutenue le jeudi 29 Juillet 2021 à 10h au Centre de conférences devant le jury composé de :

Nom Prénom	Titre	Etablissement	
Mostafa MRABTI	PES	Ecole Nationale des Sciences Appliquées de Fès	Président
Mohamed SABBANE	PES	Faculté des Sciences de Meknès	Rapporteur
Mohamed EL ANSARI	PES	Faculté des Sciences de Meknès	Rapporteur
Hassan QJIDAA	PES	Faculté des Sciences Dhar El Mehraz de Fès	Rapporteur
Driss CHENOUNI	PES	Ecole Normale Supérieure Fès	Examinateur
Youness MEHDAOUI	PH	Faculté Polydisciplinaire de Béni Mellal	Examinateur
Ghizlane KHAISSIDI	PH	Ecole Nationale des Sciences Appliquées de Fès	Examinatrice
Zakia LAKHLIAI	PES	Ecole Supérieure de Technologie de Fès	Directrice de thèse

Laboratoire d'accueil : Informatique et Physique Interdisciplinaire

Etablissement d'accueil : Ecole Normale Supérieure de Fès

Centre d'Etudes Doctorales : Sciences et Techniques de l'Ingénieur

Titre de la thèse : Conception et amélioration des performances des circuits intégrés de gestion de l'alimentation en technologie CMOS basse tension

Nom du candidat : Anass SLAMTI
Spécialité : Génie électrique

Résumé de la thèse

Les travaux présentés dans ce mémoire de thèse concernent l'étude analytique et la conception de deux circuits intégrés analogiques fondamentaux dans l'unité du circuit intégré de gestion de l'alimentation (PMIC) en technologie CMOS UMC 0,18µm basse tension ; un régulateur de tension linéaire à faible chute (LDO) et une référence de tension de type bandgap (BGVR) qui constitue un sous-circuit de ce régulateur. Les applications ciblées des circuits intégrés conçus sont les systèmes sur une puce (SoC) alimentés par batterie telles que le matériel de l'Internet des Objets (IoT).

Le premier travail, qui constitue le circuit principal dans la chaine du module du PMIC étudié, a compris l'analyse et la conception d'un régulateur LDO en technologie CMOS UMC 0,18µm. Le but était de proposer une structure complètement intégrée sans condensateur externe répondant aux exigences suivantes : une haute stabilité dans une large plage de courant de charge ICh, allant de quelques dizaines de µA jusqu'à 150mA, une bonne réponse transitoire, une haute valeur de la réjection d'ondulation d'alimentation (PSRR) pour la plage de fréquences 10Hz-10MHz et une consommation acceptable. Pour la performance de la stabilité, un circuit de compensation interne complémentaire basé sur la différentiation et l'amplification a été inséré entre la sortie et la grille du transistor de passage, pour assurer une séparation suffisante entre le pôle dominant et le premier pôle non-dominant afin de garantir une grande marge de phase. Le circuit de compensation est réutilisé pour améliorer la réponse transitoire en y ajoutant un détecteur des pics. La technique du couplage capacitif avec amplification dynamique du courant de polarisation, adoptée par le circuit de compensation après modification, a permis de réduire significativement les pics du dépassement maximum et du sous-dépassement minimum. Pour la performance du PSRR, un circuit d'amélioration basé sur l'approche de l'annulation des ondulations par action anticipative a été proposé pour atteindre une valeur inférieure à -60dB dans une large bande de fréquence. Le régulateur LDO proposé délivre une tension de sortie VO stable de 1,2V pour un minimum de tension d'alimentation d'entrée VI de 1,33V et il peut fournir jusqu'à 150mA de courant de sortie. La régulation de ligne maximale est de 5,58mV/V. La variation transitoire maximale de la tension de sortie est inférieure à 55mV. La surface du layout sans condensateur de charge est de 0,01864mm². Le régulateur LDO proposé dans ce travail présente un faible facteur de mérite (FOM) par rapport aux régulateurs LDO récemment émergés dans la littérature.

Le deuxième travail a intitulé l'analyse et la conception d'une référence de tension de type bandgap qui génère à sa sortie une tension précise inférieure à 1V avec un faible coefficient de température et une réjection d'ondulation de l'alimentation ($PSRR_{REF}$) élevée. Deux nouvelles techniques ont été proposées pour améliorer, respectivement, le $PSRR_{REF}$ et la précision de la tension de sortie V_{REF}. La première technique a consisté à l'ajout d'un étage de pré-régulation pour assurer une isolation complète entre la tension d'alimentation d'entrée V_I et la tension d'alimentation des sources des transistors PMOS de l'amplificateur d'erreur et des transistors PMOS du bloc générateur de V_{REF} afin de réduire l'effet des ondulations de V_I sur V_{REF}, dont le but d'obtenir un bon $PSRR_{REF}$ dans une plage de fréquences large (10Hz-

10MHz). La deuxième technique a compris la modification du diviseur de tension résistif du bloc générateur de VREF pour réduire l'effet indésirable de la tension de décalage d'entrée (offset) de l'amplificateur d'erreur afin d'augmenter la précision de la tension VREF. Le circuit proposé de la référence de tension a été conçu et simulé en technologie CMOS UMC 0,18µm basse tension. Le circuit proposé délivre à la température 27°C une tension de sortie VREF proche de 0,635V pour un minimum de tension d'alimentation de 1,2V. Le coefficient de température mesuré est de 20,1ppm/°C sur une plage de température allant de -40°C à 140°C. Le PSRR de la référence de tension proposée conserve une valeur inférieure à -60dB dans la plage de fréquence 10Hz-10MHz. La régulation de ligne est de 104,3µV/V à la température 27°C, obtenue sur la plage de tension d'alimentation 1,2V-1,8V. La surface du layout du circuit de la référence de tension proposée est de 0,0337mm2. La référence de tension conçue peut être utilisée comme une tension interne du régulateur LDO proposé.

Mots Clés : Circuit intégré de gestion de l'alimentation (PMIC), Technologie CMOS, Système sur une puce (SoC), Low-Dropout (LDO), Stabilité, Régulation de charge transitoire, Réjection d'ondulation de l'alimentation (PSRR), Référence de tension de type bandgap, coefficient de température.